

**Instituto Tecnológico de Massachussets**  
**Departamento de Ingeniería Eléctrica e Informática**

**6.002 – Circuitos electrónicos**  
**Otoño 2000**

**Tarea para casa 11**  
**Boletín F00-057**  
**Fecha de entrega: 6/12/00**

### Introducción

Este trabajo se centra en el análisis y diseño de un sistema que sirva para reproducir una señal de audio almacenada digitalmente. Además, también es útil como ejercicio de pre-práctica para la práctica 4, que consistirá en la construcción, prueba y demostración del sistema de reproducción de audio. *Por consiguiente, sería conveniente que guardase una copia de los resultados para utilizarlos posteriormente durante la práctica 4.*

En la figura 1 se muestra un diagrama de bloques del sistema de reproducción de audio. En el centro del sistema hay una memoria digital en la que se encuentran almacenados 32.768 muestras de la señal de audio. Cada muestra tiene una dirección numérica especial que va del 0 al 32.767 inclusive. Las muestras consecutivas se almacenan en direcciones consecutivas.

Para obtener 32.768 muestras consecutivas de la señal de audio, se toman muestras, en primer lugar, de 4,096 segundos de una señal de audio analógica continua a una velocidad de 8.kHz. Posteriormente, se digitalizan las muestras analógicas de audio mediante un conversor analógico-digital de 8 bits. Es decir, las muestras se cuantifican para aceptar uno de los 256 valores digitales específicos posibles entre el 0 y el 255 inclusives. En este caso, el valor digital 0 corresponde a la tensión de la señal más positiva y el valor digital 255 a la tensión de la señal más negativa. Los datos digitales que resultan se escriben posteriormente en la memoria.

Para recuperar las muestras de señal de audio almacenadas en secuencia a la velocidad adecuada, la memoria es dirigida por un contador que cuenta de 0 a 32.767 a una velocidad de 8-kHz establecida mediante un reloj externo. Después de contar hasta 32.767, el contador vuelve a la posición de 0 y el proceso de recuperación se repite de nuevo. A medida que aumenta la dirección de memoria, van apareciendo los datos correspondientes en la salida de la memoria. Estos datos se reconvierten en una tensión analógica poco a poco de una forma constante mediante un conversor analógico-digital.

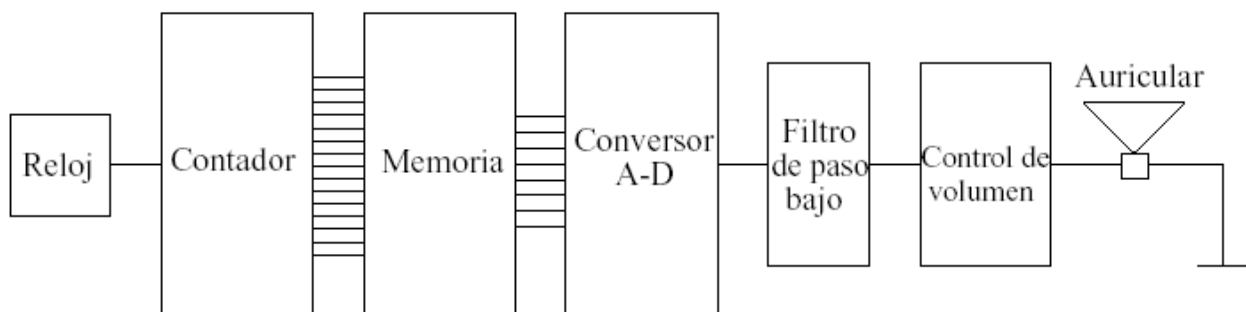


Figura 1: diagrama de bloques de un sistema de reproducción de audio.

Durante el proceso de grabación y reproducción de la señal de audio analógica, la señal se muestrea en tiempo, se cuantiza en amplitud y se reconstruye poco a poco de una forma constante. Como aprenderá en el curso 6.003, este proceso introduce en la señal componentes no deseados de alta frecuencia. Para minimizar el impacto que perciben estos componentes, se filtra la señal mediante un filtro de paso bajo una vez que se ha reconstruido con la ayuda de un conversor analógico-digital. Por último, la señal proporciona alimentación a una etapa de control de volumen que, a su vez, acciona un auricular.

En el transcurso de esta tarea, analizará y diseñará cuatro de los bloques funcionales que se muestran en la figura 1: el reloj, el conversor analógico-digital, el filtro de paso bajo y el control de volumen. En la práctica 4, construirá estos bloques y comprobará que funcionan como se espera. A continuación, los combinará con el contador, la memoria de sólo lectura y el altavoz para construir y demostrar el sistema de reproducción de audio completo. Puesto que construirá el sistema a partir de los componentes de su kit de prácticas del curso 6.002, el diseño de los bloques debe justificar el hecho de que los componentes de los que se dispone son limitados.

### **Problema 1: el reloj**

El circuito de la figura 2 corresponde al reloj del sistema, que consiste en un oscilador de onda cuadrada seguido de un inversor CMOS, que hace las veces de búfer. El oscilador se construye a partir de otro inversor CMOS, una resistencia y un condensador. Los dos inversores se alimentan de la tensión de alimentación positiva  $V_S$  y de tierra, y ambos presentan la característica histerética de entrada y de salida definida en la figura. Por otra parte, los inversores son ideales.

- (A) Suponga que  $v_{CAP}$  se acaba de cargar hasta  $V_H$ , de forma que  $v_{OSC}$  acaba de cambiar a 0 V. ¿Cuál es el tiempo transcurrido antes de que  $v_{CAP}$  decaiga a  $V_L$ , que a su vez provoca que  $v_{OSC}$  cambie a  $V_S$ ?
- (B) Suponga que  $v_{CAP}$  acaba de decaer a  $V_L$ , de forma que  $v_{OSC}$  acaba de cambiar a  $V_S$ . ¿Cuál es el tiempo transcurrido antes de que  $v_{CAP}$  se cargue hasta  $V_H$ , que a su vez provoca que  $v_{OSC}$  cambie a 0 V?
- (C) Determine la frecuencia del oscilador en términos de  $R$ ,  $C$ ,  $V_L$ ,  $V_H$  y  $V_S$ .
- (D) Suponga que  $V_L = 1.8$  V,  $V_H = 3.0$  V y  $V_S = 5.0$  V. Seleccione valores para  $R$  y  $C$  tales que el oscilador oscile a 8-kHz, o próximo a este valor. Dado que la frecuencia del oscilador por sí sola no llega a especificar  $R$  y  $C$ , existe más de una elección correcta. Por lo tanto, elija valores para  $R$  y  $C$  que se puedan aplicar fácilmente a los componentes del kit de prácticas del curso 6.002.

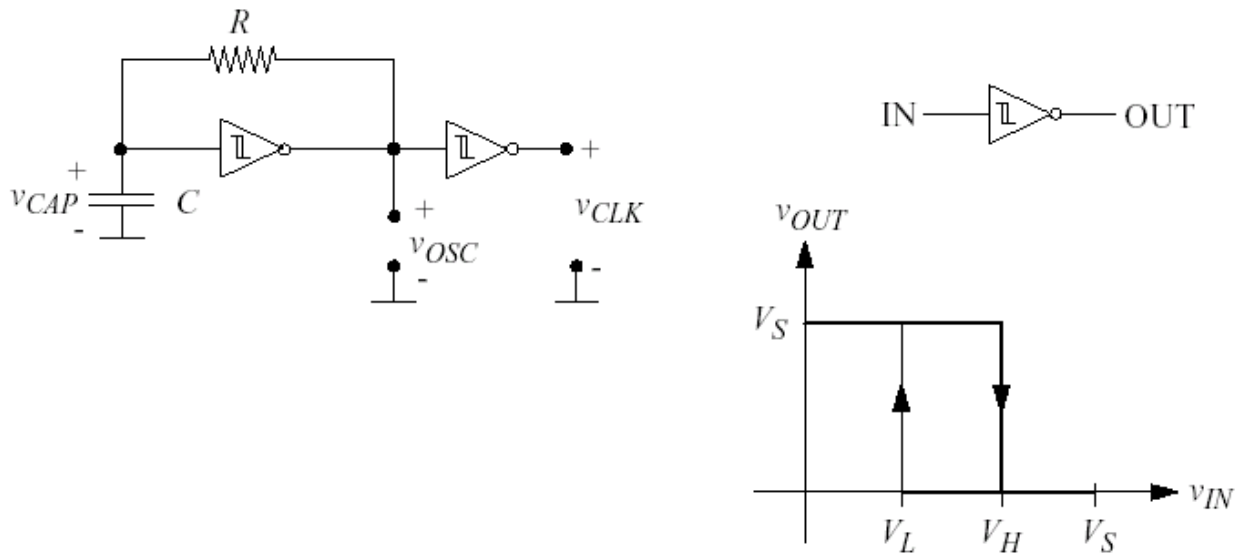


Figura 2: el reloj del sistema.

- (E) Para la elección de los valores de  $R$  y  $C$  del apartado (D), dibuje y marque claramente un único gráfico que muestre  $v_{CAP}$ ,  $v_{OSC}$  y  $v_{CLK}$  en función del tiempo en un periodo de oscilación.

### Problema 2: el convertor analógico-digital

El circuito de la figura 3 es un convertor analógico-digital. Las fuentes de tensión  $v_{DB0}$  a través de  $v_{DB7}$  representan las tensiones que suministran los 8 bits de datos de la memoria digital, DB0 a través de DB7. Estas tensiones serán de aproximadamente 5 V cuando el bit correspondiente de datos esté a un nivel alto lógico, y de aproximadamente 0 V cuando esté a un nivel bajo lógico. La tensión  $v_{OFF}$ , establecida por un potenciómetro, es una tensión de offset que se utiliza para centrar la salida del convertor alrededor de 0 V. Suponga que el amplificador operacional en el convertor es ideal.

- (A) Determine  $v_{DAC}$  en función de  $v_{DB0}$  a través de  $v_{DB7}$  y  $v_{OFF}$ .
- (B) Con  $v_{OFF} = 0$  V, la salida del convertor analógico-digital debería abarcar de 0 V a  $-2.5$  V. Por consiguiente, la salida del convertor debería determinarse por:

$$v_{DAC} = -2.5 \text{ V} \sum_{i=0}^7 \frac{2^i}{255} DBi$$

donde cada bit de datos  $DBi$  toma el valor numérico de 1 cuando está alto y de 0 cuando está bajo. De esta forma, a cada bit de datos sucesivo de DB0 a DB7 se le proporciona una tensión con el doble de peso del bit de datos anterior, haciendo posible que el convertor produzca tensiones de 0 V a  $-2.5$  V en pasos de  $-2.5/255$  V. Dado esto, determine  $R_2$  en términos de  $R_1$ .

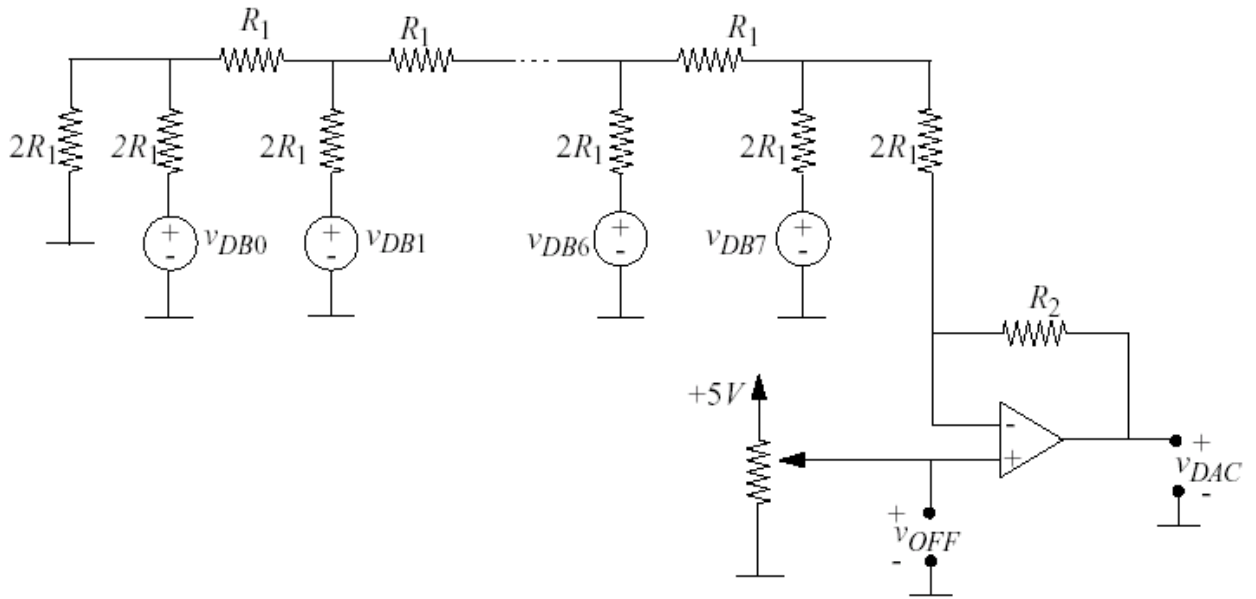


Figura 3: el convertor analógico-digital.

La tensión límite del auricular es de aproximadamente  $\pm 1.25$  V. Dado que el filtro de paso bajo y el búfer que hay entre el convertor y el altavoz tienen una ganancia de tensión unitaria sobre el rango de frecuencia que interesa, el rango de salida del convertor analógico-digital debe diseñarse de forma que se ajuste a las características asignadas al auricular.

- (C) El papel de  $v_{OFF}$  es contrarrestar la salida del convertor analógico-digital, de tal forma que se concentre en 0 V. Es decir, con DB0 a través de DB7 todo bajo,  $v_{DAC}$  debería ser 1.25 V, y con DB0 a través de DB7 todo alto,  $v_{DAC}$  debería ser  $-1.25$  V. Dado esto, ¿cuál debe ser el valor de  $v_{OFF}$ ?
- (D) Suponga que  $R_1 = 10$  k $\Omega$ . Utilice el resultado del apartado (B) para determinar  $R_2$ .

### Problema 3: el filtro de paso bajo

El circuito de la figura 4 corresponde a un filtro de paso bajo, de segundo orden, accionado por la salida del convertor analógico-digital. Su finalidad es eliminar los componentes de alta frecuencia de la señal de audio, resultado del muestreo, cuantización y reconstrucción de esa señal. Suponga que el amplificador operacional del filtro es ideal.

- (A) Suponga que el filtro de paso bajo funciona en régimen sinusoidal permanente con  $v_{DAC} = \Re\{V_{dac} e^{j\omega t}\}$  y  $v_{LPF} = \Re\{V_{lpf} e^{j\omega t}\}$ , donde  $V_{dac}$  y  $V_{lpf}$  son amplitudes complejas. Halle la función de transferencia  $H_{LPF}(\omega)$  de entrada y de salida del filtro donde  $H_{LPF}(\omega) \equiv V_{lpf} / V_{dac}$ .
- (B) Utilice los resultados del apartado (A) y halle la magnitud y la fase de  $H_{LPF}(\omega)$ .

- (C) No existe un diseño perfecto del filtro de paso bajo que satisfaga las necesidades del sistema de reproductor de audio. Sin embargo, con la adecuada elección de  $C_1$ ,  $C_2$  y  $R$ , la función de transferencia de un buen diseño tendrá la forma siguiente:

$$|H_{LPF}(\omega)| = \frac{1}{1+(\omega/\omega_{LPF})^2}$$

donde  $\omega_{LPF}$  es una frecuencia determinada. Para este diseño, demuestre que las asíntotas de baja y alta frecuencia de  $|H_{LPF}(\omega)|$  se cortan en  $\omega = \omega_{LPF}$  y, por lo tanto,  $\omega_{LPF}$  es la frecuencia que define la banda de paso del amplificador de paso bajo.

- (D) ¿Qué restricciones se deben imponer en  $C_1$ ,  $C_2$  y  $R$  para obtener la función de transferencia del filtro de paso bajo descrita en el apartado (C)?

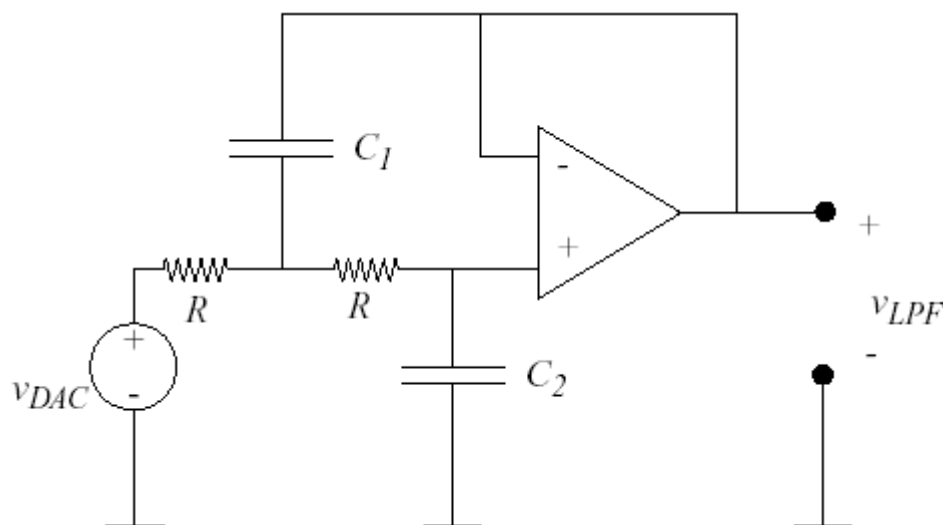


Figura 4: el filtro de paso bajo.

- (E) Dado que el filtro de paso bajo se va a diseñar tal y como se describe en el apartado (C), utilice los resultados del apartado (D) para seleccionar los valores de  $C_1$ ,  $C_2$  y  $R$  de forma que  $\omega_{LPF} \approx 2\pi \times 400$  rad/s. No existe una única elección correcta, ya que los resultados del apartado (D) no llegan a especificar  $C_1$ ,  $C_2$  y  $R$ . Por lo tanto, seleccione  $C_1$ ,  $C_2$  y  $R$  de forma que sea fácil aplicarlos a los componentes del kit de prácticas del curso 6.002.
- (F) Dada la elección de  $C_1$ ,  $C_2$  y  $R$  de la apartado (D), determine  $\omega_{LPF}$  y trace la magnitud y la fase de  $H_{LPF}(\omega)$  como función de la frecuencia logarítmica para  $2\pi \times 10^1$  rad/s  $\leq \omega \leq 2\pi \times 10^5$  rad/s

#### Problema 4: el control de volumen

La figura 5 muestra la salida del filtro de paso bajo accionando la fase de control de volumen, que, a su vez, acciona el auricular. Se utiliza un potenciómetro para  $R_2$ , de forma que la ganancia del circuito se pueda ajustar fácilmente.

La fase de control de volumen se comporta como filtro de paso alto, debido a que hay un condensador de acoplamiento en su entrada. De esta manera, la fase de control de volumen se diseña con el objetivo de prevenir que se ejerza una tensión DC dañina en el auricular. Dicho componente de tensión podría presentarse en  $v_{L\text{PF}}$  si, por ejemplo, no se ajusta de forma adecuada  $v_{L\text{PF}}$  en el convertor analógico-digital para que equilibre la salida de éste.

- (A) Suponga que la fase de control de volumen funciona en estado sinusoidal permanente con  $v_{L\text{PF}} = \Re\{V_{lpf}e^{j\omega t}\}$  y  $v_{\text{OUT}} = \Re\{V_{out}e^{j\omega t}\}$ , donde  $V_{lpf}$  y  $V_{out}$  son amplitudes complejas. Halle la función de transferencia  $H_{\text{AMP}}(\omega)$  de entrada y de salida de la fase de control de volumen donde  $H_{\text{AMP}}(\omega) \equiv V_{out}/V_{lpf}$ .
- (B) Utilizando el resultado del apartado (A), halle la magnitud y la fase de  $H_{\text{AMP}}(\omega)$ .
- (C) Sea  $\omega_{\text{AMP}}$  la frecuencia en la que se cortan las asíntotas de alta y baja frecuencia de  $|H_{\text{AMP}}(\omega)|$ . Determine  $\omega_{\text{AMP}}$  en términos de  $R_1$ ,  $R_2$  y  $C$ .
- (D) Seleccione valores para  $R_1$ ,  $R_2$  y  $C$ , de forma que  $\omega_{\text{AMP}} \leq 2\pi \times 100$  Hz y  $|H_{\text{AMP}_{\text{MAX}}}(\omega)|$  para  $\omega \gg \omega_{\text{AMP}}$ . No hay una única elección correcta, dado que estas condiciones por sí solas no llegan a especificar  $R_1$ ,  $R_2$  y  $C$ . Por lo tanto, seleccione valores para  $R_1$ ,  $R_2$  y  $C$  que se puedan aplicar fácilmente a los componentes del kit de prácticas del curso 6.002.

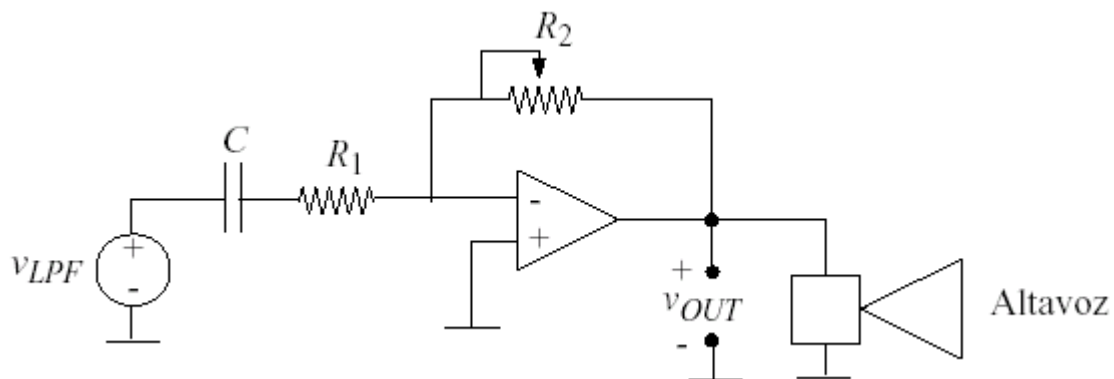


Figura 5: la fase de control de volumen.

### Problema 5: conexión de los bloques

Tal y como se muestra en la figura 5, en el sistema completo de reproductor de audio, la salida del convertor analógico-digital está conectada directamente a la entrada del filtro de paso bajo, y la salida de éste está conectada directamente a la entrada de la fase de control de volumen. Por consiguiente, el filtro carga el convertor y el amplificador carga el filtro. Explique por qué se podría ignorar esta carga en los problemas 2, 3 y 4. Es decir, explique por qué el convertor, el filtro y la fase de control de volumen pueden ser analizados y diseñados por separado.