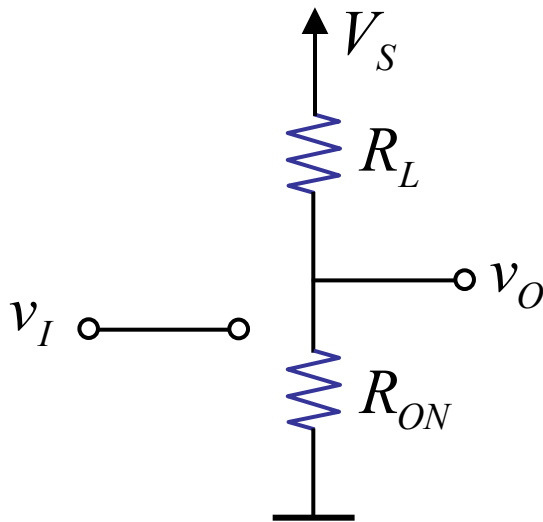


**6.002**

**CIRCUITOS Y  
ELECTRÓNICA**

# Energía, CMOS

# Repaso



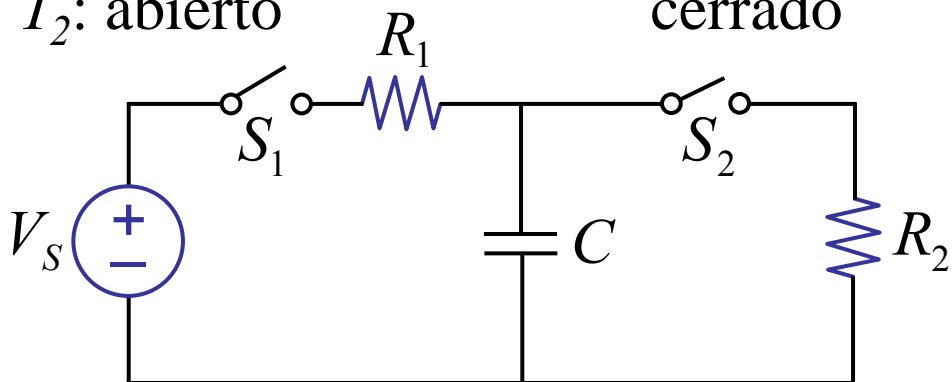
$$P = \frac{V_S^2}{R_L + R_{ON}} \quad \star$$

$T_1$ : cerrado

abierto

$T_2$ : abierto

cerrado



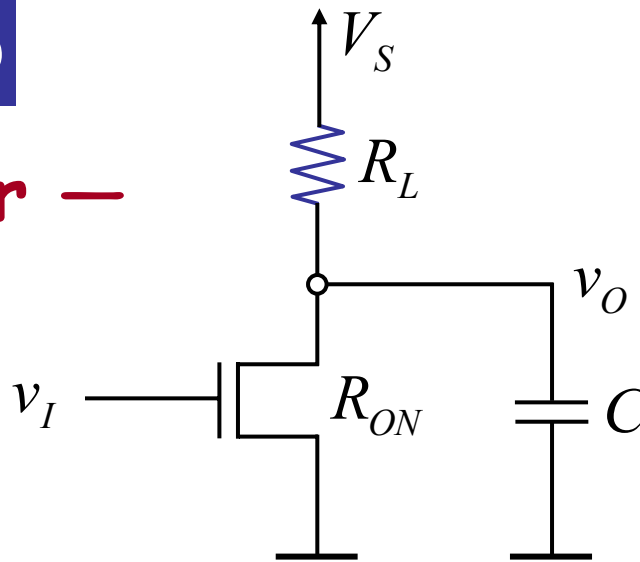
$$T = T_1 + T_2 = \frac{1}{f}$$

$$\bar{P} = CV_S^2 f \quad \star \star$$

**Lectura:** sección 12.5 de A & L.

# Repaso

## Inversor —



Entrada de onda cuadrada  $T = \frac{1}{f}$

$$\bar{P} = \frac{V_S^2}{2R_L} + CV_S^2 f$$

**Demo**

$\bar{P}_{ESTÁTICO}$

$\bar{P}_{DINÁMICO}$

$$R_L \gg R_{ON}$$

$$\frac{T}{2} \gg "RC"$$

constante de tiempo

independiente de  $f$ .  
el MOSFET está ON  
la mitad del tiempo.

relacionado con el condensador  
de conmutación.

En modo de reserva, se puede  
suponer que la mitad de las  
puertas en un chip están ON.

Por tanto,  $\bar{P}_{ESTÁTICO}$  por puerta  
es  $\frac{V_S^2}{2R_L}$ .

En modo de reserva,  
 $f \rightarrow 0$ , por lo que la  
potencia dinámica es 0.

# Repaso

$$\bar{P} = \frac{V_S^2}{2R_L} + CV_S^2 f$$

Chip con  $10^6$  puertas cronometrando en 100 MHz,

$$C = 1 \text{ fF}, R_L = 10 \text{ K}\Omega, f = 100 \times 10^6, V_S = 5 \text{ V}$$

$$\bar{P} = 10^6 \left[ \frac{5^2}{2 \times 10 \times 10^3} + 10^{-15} \times 5^2 \times 100 \times 10^6 \right]$$

$$= 10^6 [1.25 \text{ milivatios} + 2.5 \mu \text{ vatios}]$$

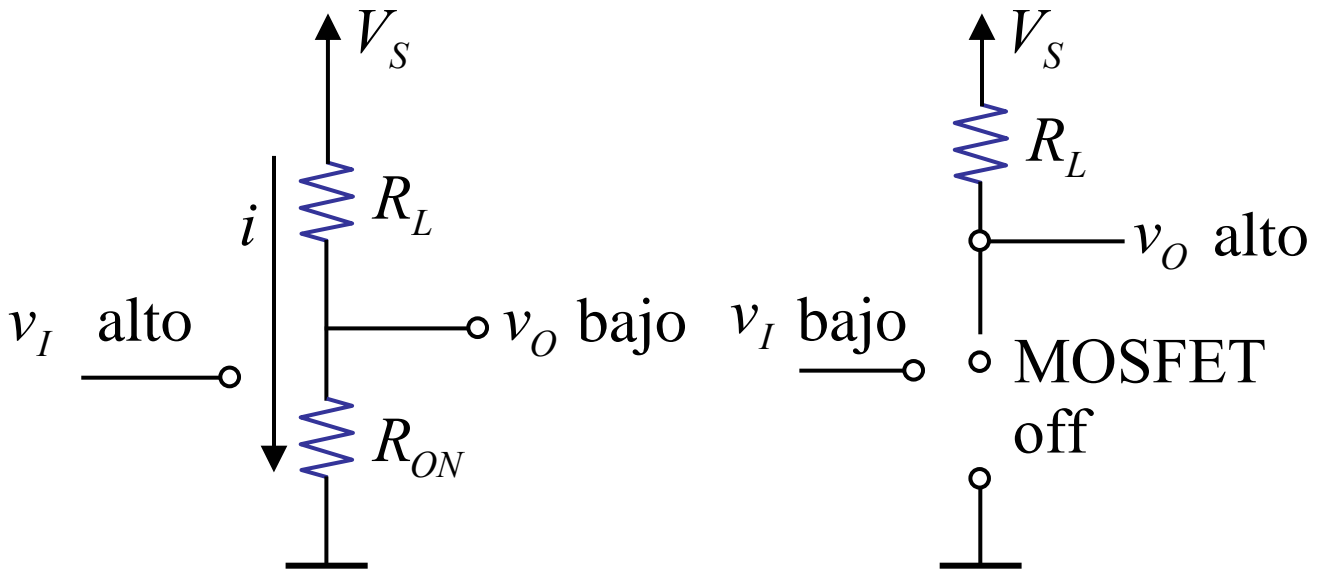
1.25KW + 2.5vatios  
¡ problema! | no está mal

- independiente de  $f$
- también potencia de reserva (suponga que la mitad de los MOSFET están ON si  $f \rightarrow 0$ )
- debe deshacerse de esto

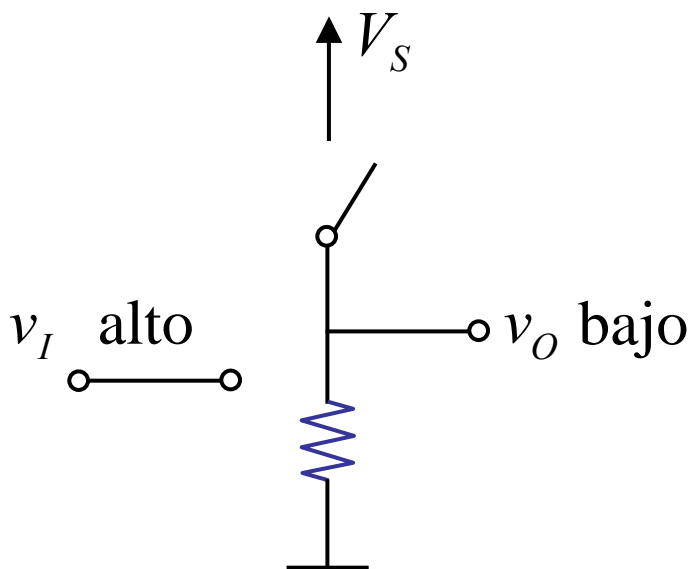
- $\alpha f$
- $\alpha V_S^2$   
reducir  $V_S$   
 $5 \text{ V} \rightarrow 1 \text{ V}$   
 $2.5 \text{ V} \rightarrow 150 \text{ mW}$

# Cómo deshacerse de la potencia estática

Intuición:

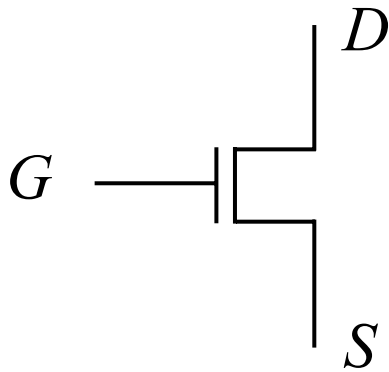


¡ idea!



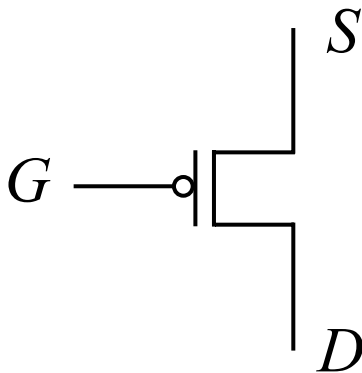
# Nuevo dispositivo PFET

- MOSFET (NFET) de canal N

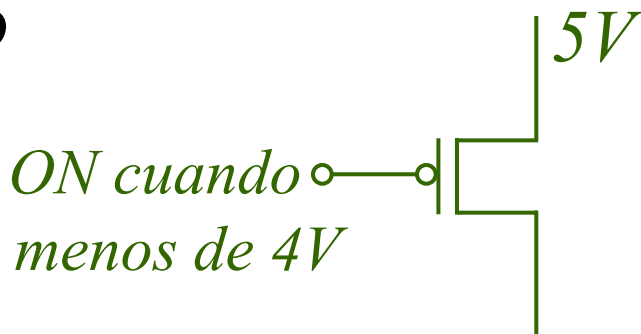


on cuando  $v_{GS} \geq V_{TN}$   
off cuando  $v_{GS} < V_{TN}$   
ej.  $V_{TN} = 1V$

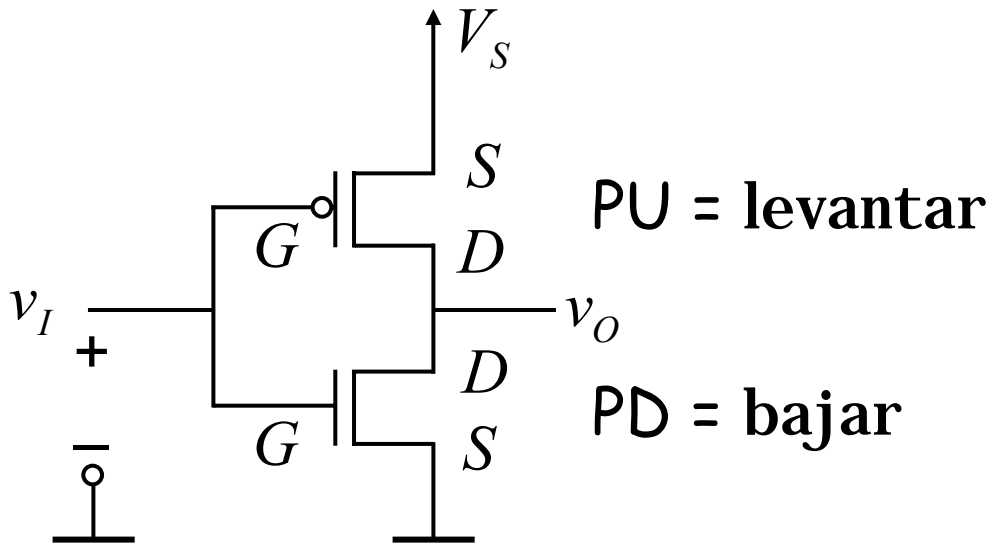
- MOSFET (PFET) de canal P



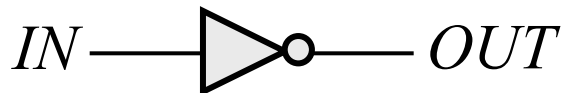
on cuando  $v_{GS} \leq V_{TP}$   
off cuando  $v_{GS} > V_{TP}$   
ej.  $V_{TP} = -1V$



# Considere este circuito:

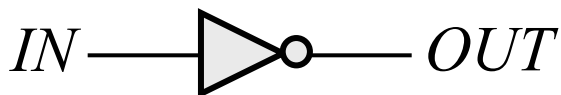


funciona como un inversor

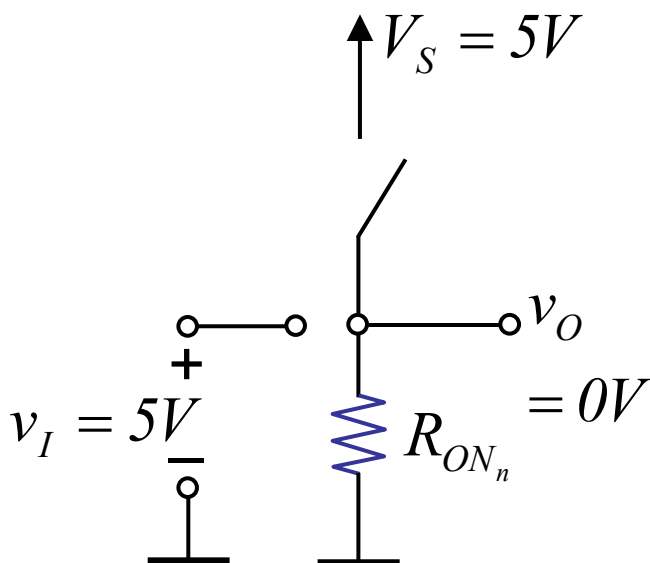


# Considere este circuito:

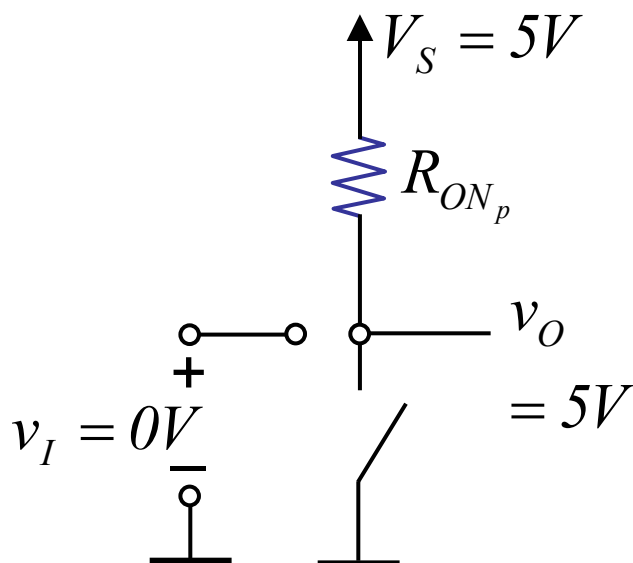
funciona como un inversor



$v_I = 5V$  (entrada alta)



$v_I = 0V$  (entrada baja)

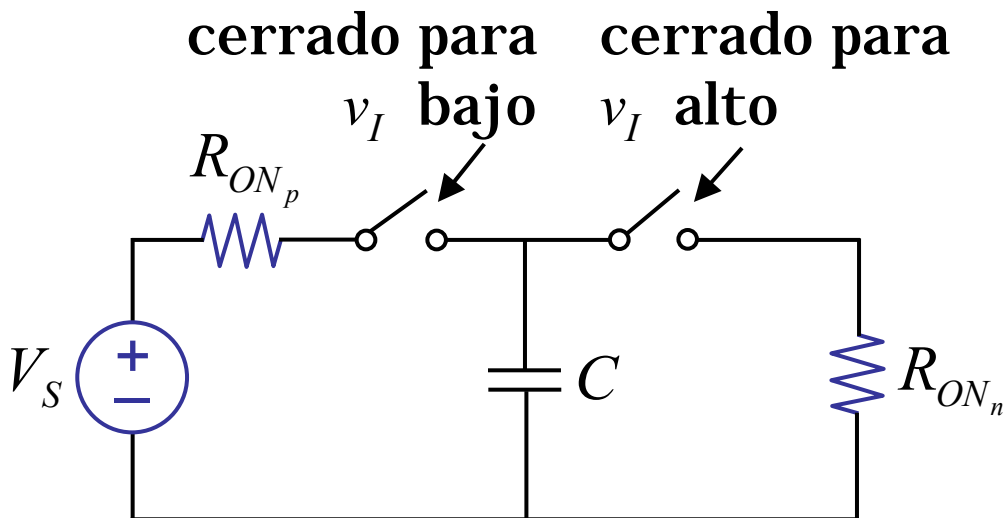
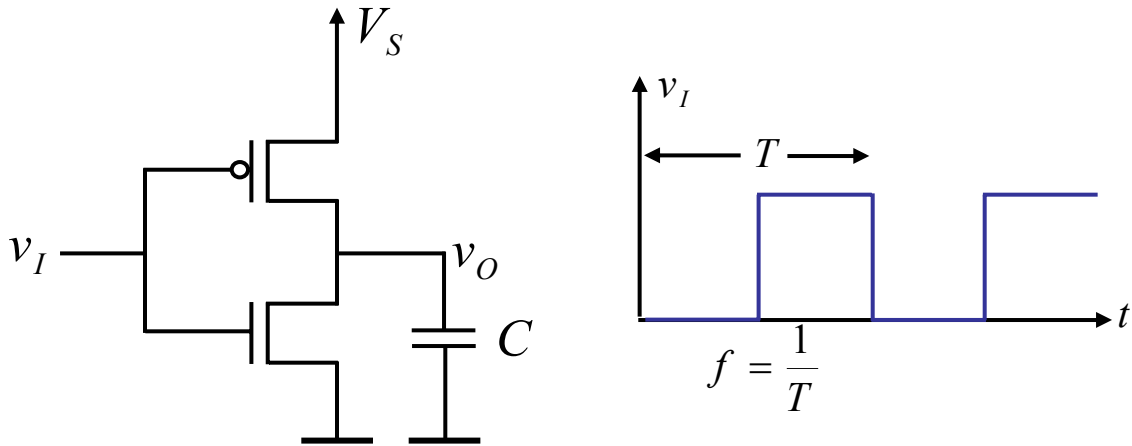


Denominada "lógica CMOS" **MOS complementario**

(nuestra lógica anterior se denominaba "NMOS")

**Clave: no hay camino desde  $V_S$  a  $GND$   
no hay potencia estática**

**Calculemos  $\bar{P}_{DINÁMICO}$**



De ★★

$$\bar{P} = CV_S^2 f$$

## Para nuestro ejemplo anterior—

$$C = 1fF, V_s = 5V, f = 100\text{MHz}, 1$$

$$\bar{P} = CV_s^2 f$$

$$= 10^{-15} \times 5^2 \times 100 \times 10^6$$

$$= 2.5 \mu\text{vatios por puerta}$$

$$\bar{P} = 2.5 \mu\text{vatios para el chip de puerta } 10^6$$

Puertas	$f$	$\bar{P}$	
$10^6$	100 MHz	~2.5 vatios	¿Pentium?
$2 \times 10^6$	300 MHz	~15 vatios	¿PII?
$2 \times 10^6$	600 MHz	~30 vatios	¿PII?
$8 \times 10^6$	1.2 GHz	~240 vatios	¿PIII?
$25 \times 10^6$	3 GHz	~1875 vatios	¿PIV?

“deje todo lo demás igual”

**¡vaya!**

# Cómo reducir potencia

- Ⓐ  $V_S$  5V → 3V → 1.8V → 1.5V  
~PIV → 170 vatios → mejor, pero alto



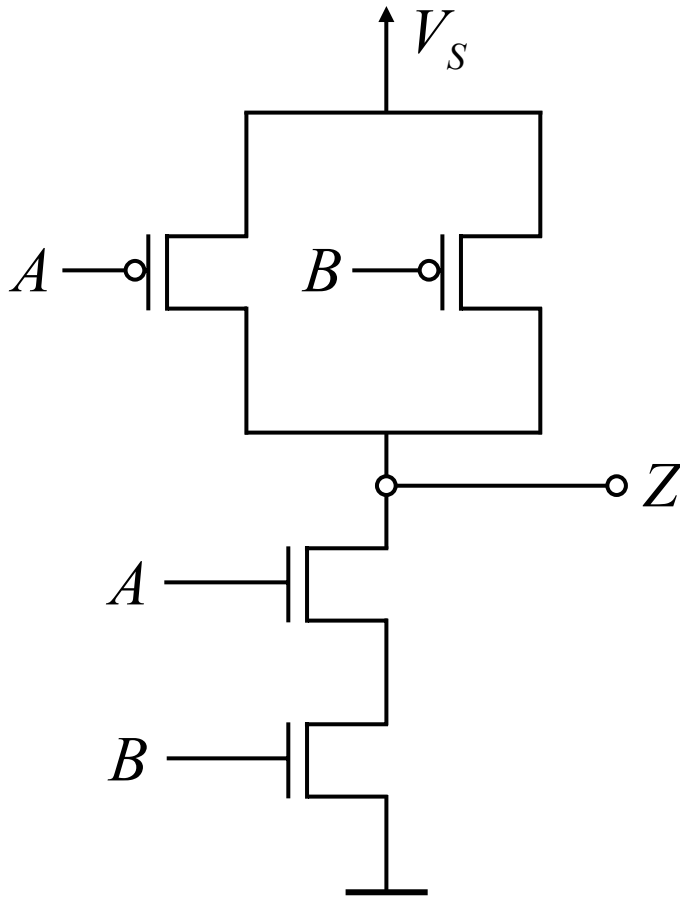
y utilice un disipador de calor grande

- Ⓑ Desconecte el reloj cuando no se esté utilizando.  
Ⓒ Cambie  $V_S$  según las necesidades.

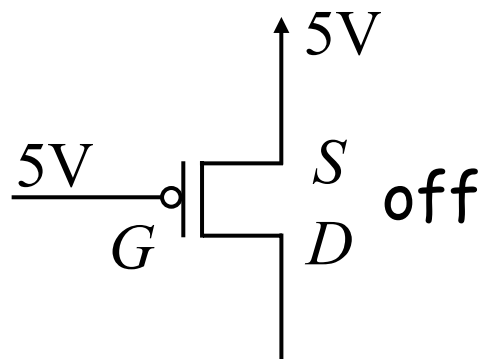
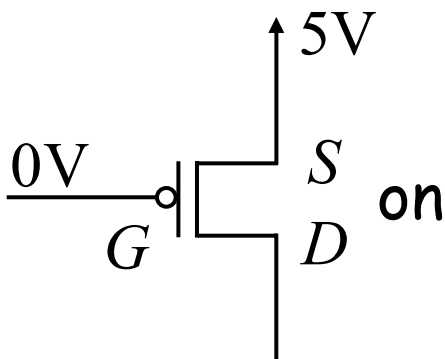
→ → la próxima vez:  
fuente de alimentación

# Lógica CMOS

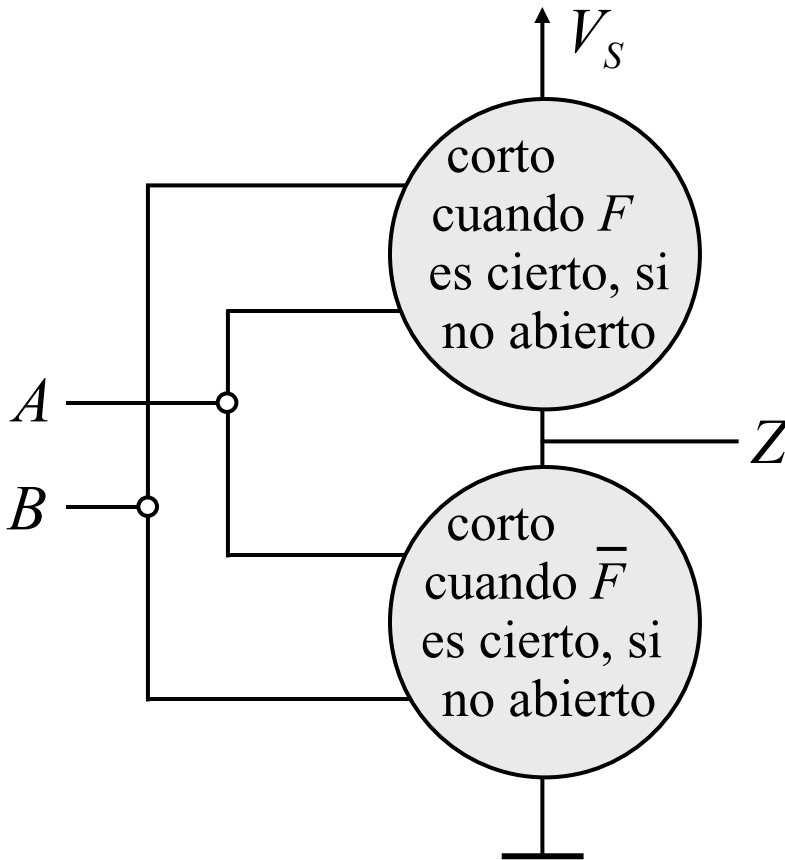
## NAND:



$A$	$B$	$Z$
0	0	1
0	1	1
1	0	1
1	1	0



# En general, si deseamos implementar $F$



ej.  $F = \overline{A \cdot B} = \bar{A} + \bar{B}$

**corto cuando  
 $A = 0$  o  $B = 0$ ,  
si no, abierto**

**corto cuando  
 $A \cdot B$  es cierto,  
si no, abierto**

*recuerde la ley  
de DeMorgan*