



Recortado internamente Multiplicador de circuito integrado

AD532

CARACTERÍSTICAS

Prerrecortado a $\pm 1,0\%$ (AD532K)

No se requieren componentes externos

Garantizado $\pm 1,0\%$ máx. error de cuatro cuadrantes (AD532K)

Entradas distintas para la función de transferencia de $(X_1 - X_2)(Y_1 - Y_2)/10\text{ V}$

Construcción monolítica, bajo coste

APLICACIONES

Multiplicación, División, escuadrado, raíces cuadradas

Mediciones de potencia

Aplicaciones de instrumentación

Cálculo algebraico

Disponible en formato Chip

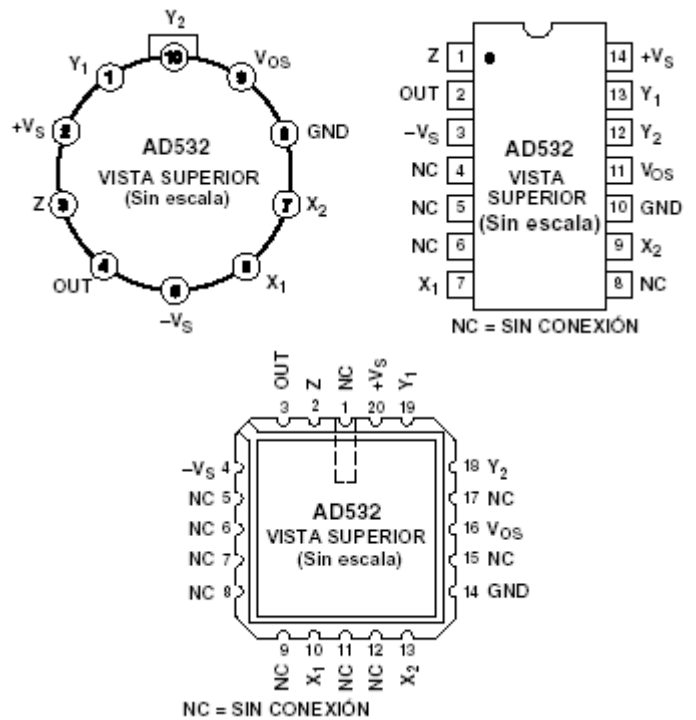
DESCRIPCIÓN DEL PRODUCTO

El AD532 es el primer divisor/multiplicador monolítico monochip recortado. Garantiza un error máximo de multiplicación de $\pm 1,0\%$ y una tensión offset de salida de $\pm 10\text{ V}$ sin necesidad de utilizar resistencias de recorte externo o amplificadores operacionales de salida. Dado que el AD532 está internamente recortado, su sencilla utilización proporciona a los ingenieros de diseño una alternativa atractiva a los multiplicadores modulares y su construcción monolítica proporciona, a su vez, ventajas importantes en cuanto a tamaño, fiabilidad y economía. Además, el AD532 puede sustituir directamente a otros multiplicadores IC que necesitan de redes de recorte externo.

FLEXIBILIDAD DE FUNCIONAMIENTO

El AD532 realiza multiplicaciones en cuatro cuadrantes con una función de transferencia de $(X_1 - X_2)(Y_1 - Y_2)/10\text{ V}$, realiza divisiones en dos cuadrantes con una función de transferencia $Z/(X_1 - X_2)$ de 10 V y raíces cuadradas en un cuadrante con una función de transferencia de $\pm\sqrt{10\text{ V Z}}$. Además de estas funciones básicas, las entradas diferenciales X e Y proporcionan una flexibilidad de funcionamiento significativa tanto para el cálculo algebraico como para las aplicaciones de instrumentación de los transductores. Las funciones de transferencia, tales como $XY/10\text{ V}$, $(X_2 - Y_2)/10\text{ V}$, $\pm X_2/10\text{ V}$ y $10\text{ V Z}/(X_1 - X_2)$, se logran fácilmente y son sumamente útiles en numerosas aplicaciones de modulación y de generación de funciones, así como en cálculos trigonométricos para la navegación aérea y las aplicaciones guía, en las que la construcción monolítica y el reducido tamaño del AD532 ofrecen considerables ventajas al sistema. Además, el elevado CMRR (75 dB) de las entradas diferenciales hace que el AD532 esté especialmente cualificado para aplicaciones de instrumentación, ya que puede proporcionar una señal de salida producto de unas señales de entrada generadas por dos transductores.

CONEXIONES DE PATILLAS



GUARANTEED PERFORMANCE OVER TEMPERATURE

El AD532J y el AD532K se utilizan específicamente en el caso de errores máximos de multiplicación de $\pm 2\%$ y $\pm 1\%$ de escala completa, respectivamente a 25°C , y está indicados para el funcionamiento en un intervalo de 0°C a 70°C . El AD532S tiene un error máximo de multiplicación de $\pm 1\%$ de escala completa a 25°C . A su vez, está probado al cien por cien para garantizar un error máximo de $\pm 4\%$ a una temperatura límite de funcionamiento de entre -55°C y $+125^\circ\text{C}$. Todos los dispositivos se encuentran disponibles en cápsulas de metal herméticas TO-100, en DIP de cerámica TO-116 o en paquetes LCC. También están disponibles los chip de clase J, K y S.

VENTAJAS DEL RECORTE SOBRE CHIP DEL AD532 MONOLÍTICO

1. Recorte radiométrico verdadero para rechazo de suministro eléctrico mejorado.
2. Reducción de requisitos de potencia, ya que no son necesarias las redes a través de los suministros.
3. Mayor fiabilidad ya que es posible utilizar técnicas estándar de montaje monolítico en lugar de otros enfoques híbridos más complejos.
4. Entradas X e Y de impedancia alta con carga insignificante de circuito.

5. Entradas diferenciales X e Y para rechazo de ruido y flexibilidad computacional adicional.

REV. C

Se piensa que la información proporcionada por *Analog Devices* es fiable y precisa. Sin embargo, *Analog Devices* no se hace responsable ni de su uso ni de cualquier infracción de patentes u otros derechos que puedan derivarse de su utilización por terceros. No se concede ninguna licencia por implicación o, de otra forma, bajo cualquier patente o derechos de patente de *Analog Devices*.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781/329-4700

Fax: 781/326-8703

<http://www.analog.com>

© Analog Devices, Inc., 2001

AD532 – ESPECIFICACIONES (@ 25°C, V_s = ±15 V, R ≥ 2 kΩ conexión a tierra, si no hay contraindicación).

Modelo	AD532J			AD532K			AD532S			Unidad
	Min	Tipo	Máx	Min	Tipo	Máx	Min	Tipo	Máx	
RENDIMIENTO DEL MULTIPLICADOR										
Función de transferencia	$(X_1 - X_2)(Y_1 - Y_2)$			$(X_1 - X_2)(Y_1 - Y_2)$			$(X_1 - X_2)(Y_1 - Y_2)$			
Error total (-10 V ≤ X, Y ≤ +10 V) T _A = Mín. a Máx.	10 V ±1,5 ±2,0			10 V ±0,7 ±1,0			10 V ±0,5 ±1,0			%
Error total vs. Temperatura	±2,5			±1,5			±4,0			%
Rechazo suministro (±15 V ± 10%)	±0,04			±0,03			±0,01 ±0,04			%/°C
No linealidad, X (X = 20 V p-p, Y = 10 V)	±0,05			±0,05			±0,05			%/%
No linealidad, Y (Y = 20 V p-p, X = 10 V)	±0,8			±0,5			±0,5			%
Interconexión, X (Y anulado, X = 20 V p-p 50 Hz)	±0,3			±0,2			±0,2			%
Interconexión, Y (X anulado, Y = 20 V p-p 50 Hz)	50	200		30	100		30	100		mV
Interconexión vs. Temperatura	30	150		25	80		25	80		mV
Interconexión vs. Suministro eléctrico	2,0			1,0			1,0			mV p-p/°C
	±0,25			±0,25			±0,25			mV/%
DINÁMICA										
Pequeña señal BW (V _{OUT} = 0,1 rms)	1			1			1			MHz
Error de amplitud, 1%	75			75			75			kHz
Velocidad rotación (V _{OUT} 20 p-p)	45			45			45			V/μs
Tiempo de restablecimiento (a 2%, ΔV _{OUT} = 20 V)	1			1			1			μs
RUIDO										
Ruido de banda ancha f = 5 Hz to 10 kHz	0,6			0,6			0,6			mV (rms)
f = 5 Hz to 5 MHz	3,0			3,0			3,0			mV (rms)
OUTPUT (SALIDA)										
Oscilación de la tensión de salida	±10 ±13			±10 ±13			±10 ±13			V
Impedancia de salida (f ≤ 1 kHz)	1			1			1			Ω
Tensión offset de salida	±40			±30			±30			mV
Tensión offset de salida vs. Temperatura	0,7			0,7			2,0			mV/°C
Tensión offset de salida vs. Suministro	±2,5			±2,5			±2,5			mV/%
AMPLIFICADORES DE ENTRADA (X, Y, y Z)										
Rango de tensión de señal (Diff. o diferencial operativo CM)	±10			±10			±10			V
CMRR	40			50			50			dB
Corriente de polarización de entrada										
Entradas X, Y	3			1,5 4			1,5 4			μA
Entradas X, Y, T _{MIN} a T _{MAX}	10			8			8			μA
Entrada Z	±10			±5 ±15			±5 ±15			μA
Entrada Z, T _{MIN} a T _{MAX}	±30			±25			±25			μA
Corriente de offset	±0,3			±0,1			±0,1			μA
Resistencia diferencial	10			10			10			MΩ
RENDIMIENTO DEL DIVISOR										
Función de transferencia (X ₁ > X ₂)	10 V Z/(X ₁ - X ₂)			10 V Z/(X ₁ - X ₂)			10 V Z/(X ₁ - X ₂)			
Error total (V _X = -10 V, -10 V ≤ V _Z ≤ +10 V)	±2			±1			±1			%
(V _X = -1 V, -10 V ≤ V _Z ≤ +10 V)	±4			±3			±3			%
RENDIMIENTO DEL CUADRADO										
Función de transferencia	$(X_1 - X_2)^2$			$(X_1 - X_2)^2$			$(X_1 - X_2)^2$			
Error total	10 V ±0,8			10 V ±0,4			10 V ±0,4			%
RENDIMIENTO DE LA RAÍZ CUADRADA										
Función de transferencia	$-\sqrt{10 V Z}$			$-\sqrt{10 V Z}$			$-\sqrt{10 V Z}$			
Error total (0 V ≤ V _Z ≤ 10 V)	±1,5			±1,0			±1,0			%
ESPECIFICACIONES DEL SUMINISTRO ELÉCTRICO										
Suministro de tensión										V
Rendimiento integrado	±15			±15			±15			
Operativo	±10		±18	±10		±18	±10		±22	V
Suministro de corriente										
Estática	4	6		4	6		4	6		mA
OPCIONES DE EMBALAJE										
TO-116 (D-14)	AD532JD			AD532KD			AD532SD			
TO-100 (H-10A)	AD532JH			AD532KH			AD532SH			
LCC (E-20A)							AD532SE/883B			

Las especificaciones están sujetas a cambios sin previo aviso.

Las especificaciones que se resaltan en letra **negrita** se prueban en todas las unidades de producción en una prueba eléctrica final. Los resultados de las pruebas se utilizan para calcular los niveles de calidad de salida. Todas las especificaciones máximas y mínimas está garantizadas, aunque solamente aquellas que se prueban en todas las unidades de producción aquellas que se resaltan en letra **negrita**.

CARACTERÍSTICAS TÉRMICAS

H-10A: (J_C = 25°C/W; J_A = 150°C/W)

E-20A: (J_C = 22°C/W; J_A = 85°C/W)

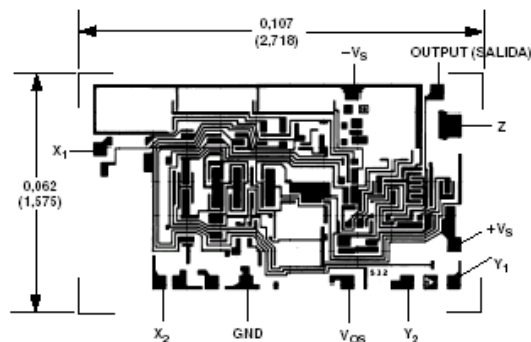
D-14: (J_C = 22°C/W; J_A = 85°C/W)

GUÍA DE PEDIDO

Modelo	Temperatura Variaciones	Embalaje Descripciones	Embalaje Opciones
AD532JD	0°C a 70°C	DIP con soldadura lateral	D-14
AD532JD/+	0°C a 70°C	DIP con soldadura lateral	D-14
AD532KD	0°C a 70°C	DIP con soldadura lateral	D-14
AD532KD/+	0°C a 70°C	DIP con soldadura lateral	D-14
AD532JH	0°C a 70°C	Soporte	H-10A
AD532KH	0°C a 70°C	Soporte	H-10A
AD532JCHIPS	0°C a 70°C	Chip	
AD532SD	-55°C a +125°C	DIP con soldadura lateral	D-14
AD532SD/883B	-55°C a +125°C	DIP con soldadura lateral	D-14
JM38510/13903BCA	-55°C a +125°C	DIP con soldadura lateral	D-14
AD532SE/883B	-55°C a +125°C	LCC	E-20A
AD532SH	-55°C a +125°C	Soporte	H-10A
AD532SH/883B	-55°C a +125°C	Soporte	H-10A
JM38510/13903BIA	-55°C a +125°C	Soporte	H-10A
AD532SCHIPS	-55°C a +125°C	Chip	

DIMENSIONES DEL CHIP Y DIAGRAMA DE UNIÓN

Contact factory for latest dimensions.
Dimensions shown in inches and (mm).



DESCRIPCIÓN FUNCIONAL

El diagrama funcional de bloques para el AD532 se muestra en la figura 1 y el esquema completo en la figura 2. En los modos multiplicación y escuadra, se conecta Z a la salida para cerrar la retroalimentación que se tiene lugar alrededor del amplificador operacional de salida. (En el modo división se utiliza como terminal de entrada).

Las entradas X e Y alimentan a amplificadores diferenciales de impedancia alta que presentan una distorsión baja y un buen rechazo de modo común. Los offset de tensión del amplificador están activamente recortados a cero con láser durante la producción. El producto de las dos entradas se resuelve en la célula del multiplicador mediante la técnica de transconductancia linealizada de Gilbert. La célula se recorta con la ayuda de un láser para obtener $V_{OUT} = (X_1 - X_2)(Y_1 - Y_2)/10$ voltios. El amplificador operacional incorporado se utiliza para obtener una impedancia baja de salida y para hacer posible un funcionamiento autónomo. La tensión offset residual de salida se puede anular en V_{OS} en el caso de aplicaciones críticas, de lo contrario la clavija V_{OS} debería estar conectada a tierra.

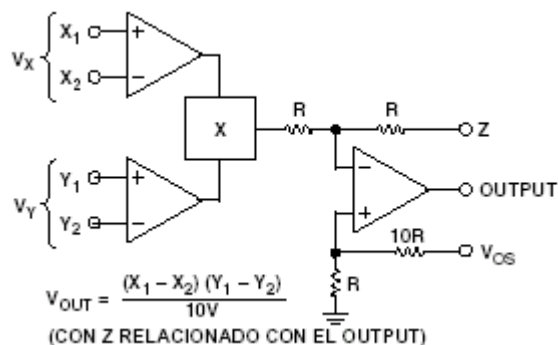


Figura 1. Diagrama funcional de bloques.

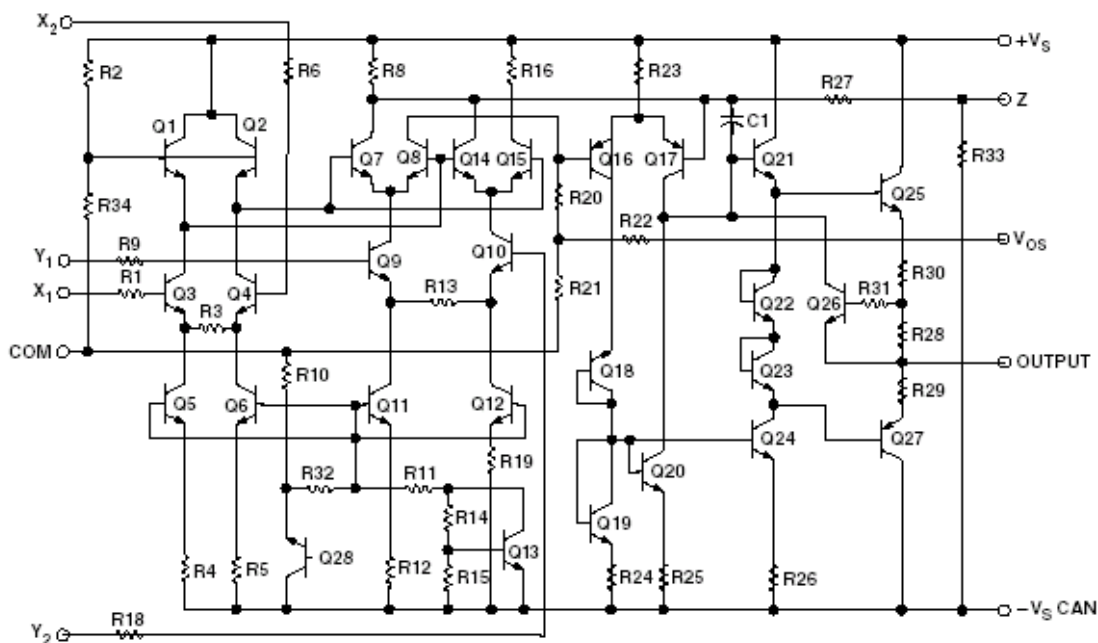


Figura 2. Diagrama esquemático.

CARACTERÍSTICAS DE FUNCIONAMIENTO DEL AD532

La exactitud de la multiplicación se define en relación al error total a 25°C con la fuente de alimentación nominal. El valor que se especifica viene dado en porcentaje a la escala completa e incluye las no linealidades XIN y YIN, la realimentación y el error del factor escala. A esto deben añadirse términos de error dependientes de aplicaciones, tales como rechazo de fuente de alimentación, rechazo de modo común y coeficientes de temperatura (aunque el peor caso de error sobre la temperatura se especifica para el AD532S). El error total que se espera es la suma rms de los componentes individuales, ya que no son correlativos.

La exactitud en el modo de división es solamente un poco más compleja. Para conseguir la división, la célula del multiplicador debe estar conectada en la realimentación del amplificador operacional de salida, tal y como se muestra en la figura 13. En esta configuración, la célula del multiplicador modifica la ganancia de bucle cerrado del amplificador operacional en una relación inversa a la tensión del denominador. De este modo, como se reduce el denominador, el offset de salida, el ancho de banda y otros errores de células multiplicadoras, se ven afectados negativamente. Por lo tanto, el error de división y la deriva son $\epsilon_m \times 10 V / (X_1 - X_2)$, donde m representa los errores del multiplicador y de la deriva a gran escala y $(X_1 - X_2)$ es el valor absoluto del denominador.

NO LINEALIDAD

La no linealidad se mide fácilmente en porcentaje de distorsión armónica. Las curvas de las figuras 3 y 4 caracterizan la distorsión de salida en función del nivel de señal de salida y de la frecuencia respectivamente, con una salida que se mantiene en más o menos 10 V dc. En la figura 4 la amplitud de la onda sinusoidal es 20 V (p-p).

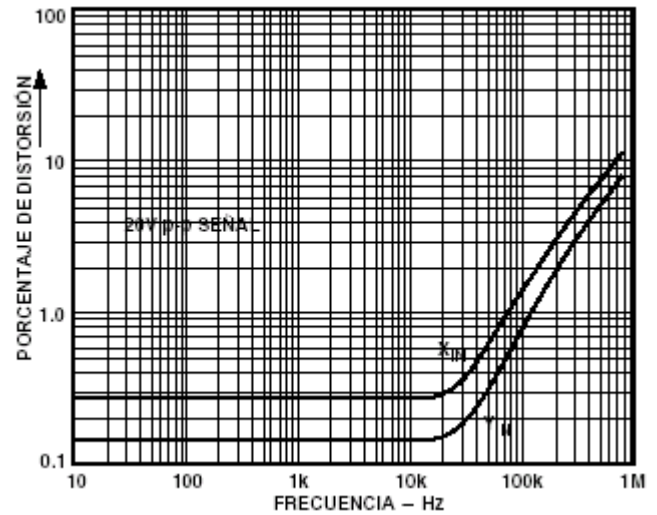


Figure 4. Porcentaje de distorsión frente a frecuencia.

INTERCONEXIÓN AC

La interconexión AC es una medida de la supresión cero del multiplicador. Con una entrada en cero, la salida del multiplicador debería ser cero sin tener en cuenta la señal aplicada a la otra entrada. En la figura 5 se muestra la interconexión en función de la frecuencia para el AD532. Se mide para la condición $V_X = 0$, $V_Y = 20 V$ (p-p) y $V_Y = 0$, $V_X = 20 V$ (p-p) sobre el margen de frecuencia dado. Principalmente, consta del segundo armónico y s emide en milivoltios de pico a pico.

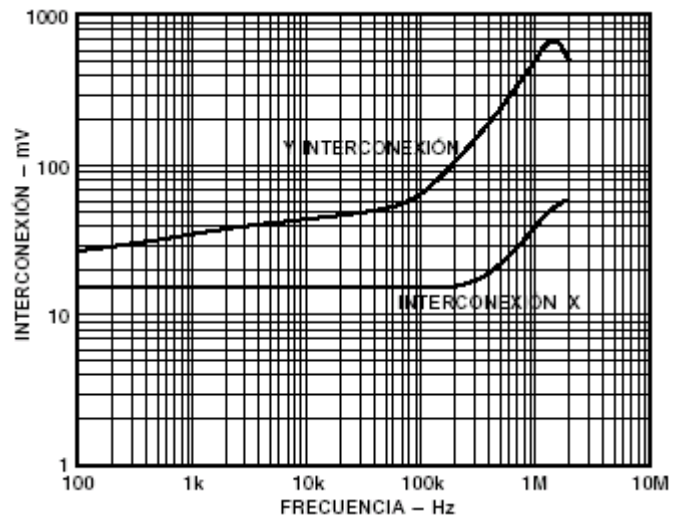


Figure 5. Interconexión frente a frecuencia.

RECHAZO DE MODO COMÚN

El AD532 presenta entrada diferenciales X e Y para aumentar su flexibilidad como divisor / multiplicador computacional. En la figura 6 se muestra el rechazo de modo común en función de la frecuencia para ambas entradas. Se mide con $X_1 = X_2 = 20 V$ (p-p), $(Y_1 - Y_2) = 10 V$ dc y $Y_1 = Y_2 = 20 V$ (p-p), $(X_1 - X_2) = 10 V$ dc.

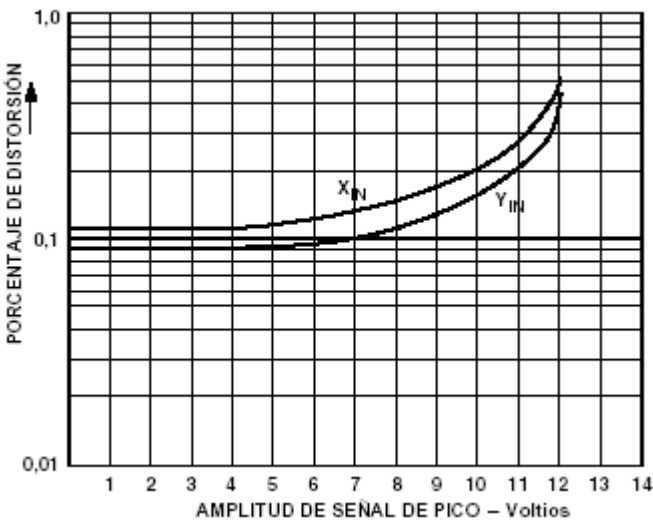


Figure 3. Percent Distortion vs. Input Signal

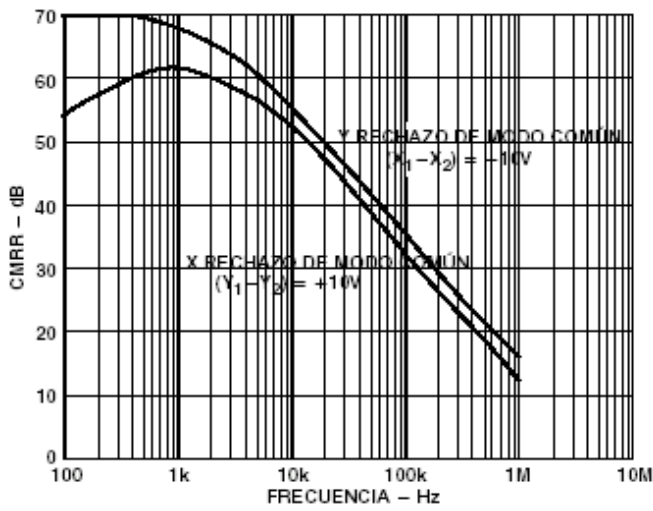


Figura 6. CMRR vs. Frecuencia

AD532

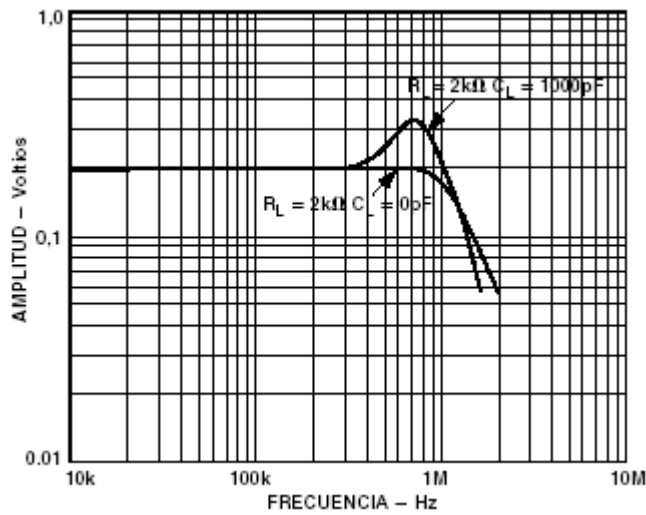


Figure 7. Respuesta en frecuencia, multiplicando.

CARACTERÍSTICAS DINÁMICAS

The closed loop frequency response of the AD532 in the multiplier mode typically exhibits a 3 dB bandwidth of 1 MHz and rolls off at 6 dB/octave thereafter. Response through all inputs is essentially the same as shown in Figure 7. In the divide mode, the closed loop frequency response is a function of the absolute value of the denominator voltage as shown in Figure 8. Stable operation is maintained with capacitive loads to 1000 pF in all modes, except the square root for which 50 pF is a safe upper limit. Higher capacitive loads can be driven if a 100 Ω resistor is connected in series with the output for isolation.

CONSIDERACIONES DEL SUMINISTRO DE POTENCIA

Aunque el AD532 se prueba y se determina con suministros de ± 15 V dc, puede funcionar con cualquier tensión de alimentación desde ± 10 V a ± 18 V para las versiones J y K, y desde ± 10 V a ± 22 V para la versión S. Sin embargo, las señales de entrada y de salida se deben reducir de forma proporcional para evitar una saturación con tensiones inferiores a ± 15 V, tal y como se muestra en la figura 9. Puesto que la sensibilidad de la alimentación de potencia no

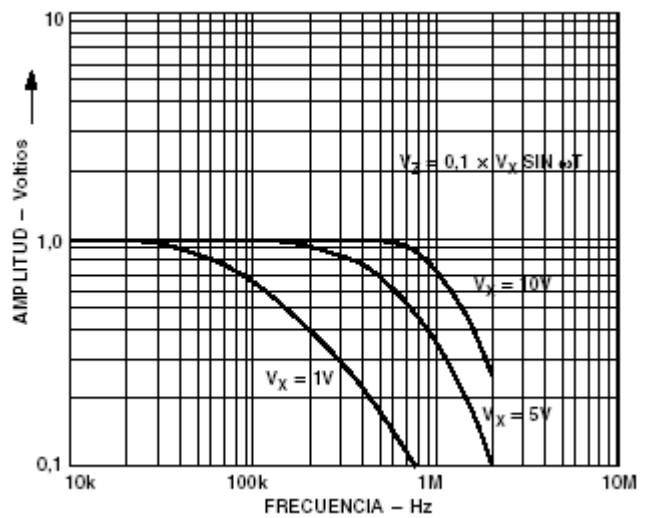


Figure 8. Frequency Response, Dividing

depende de las redes externas nulas, como ocurre en otros multiplicadores anulados de forma convencional, las relaciones de rechazo del suministro de potencia mejoradas de 3 a 40 veces en el AD532.

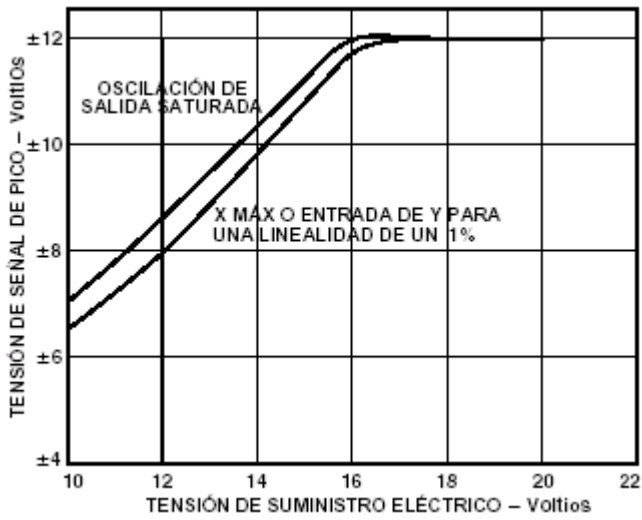


Figure 9. Oscilación de señal frente a suministro.

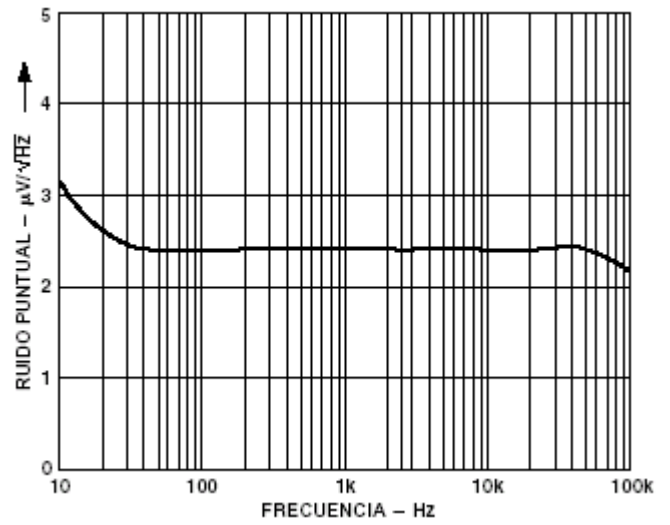


Figure 10. Ruido puntual frente a frecuencia.

CARACTERÍSTICAS DE RUIDO

Todos los AD532 se presentan como muestreo para asegurar que el ruido de salida no tenga un efecto apreciable en la precisión. En la figura 10 se muestra un ejemplo del ruido puntual frente a la frecuencia.

AD532

CONSIDERACIONES DE LAS APLICACIONES

El rendimiento y la facilidad de uso del AD532 se consiguen mediante el recorte por láser de resistencia de capa delgada que se depositan directamente sobre el chip monolítico. Esta técnica de recorte sobre el chip proporciona unas ventajas importantes en relación al coste, la fiabilidad y la flexibilidad sobre el recorte convencional dentro del encapsulado de las resistencias que se encuentran fuera del chip montadas o depositadas en un sustrato híbrido.

Ante todo, el recorte sobre el chip descarta la necesidad de un sustrato híbrido y de los cables de unión adicionales que se necesitan entre las resistencias y el chip multiplicador. Mediante el recorte de resistencias más adecuadas en el propio chip del AD532, se han liberado las terminales de la segunda entrada que estuvieron una vez asignadas a las redes externas de recorte para así permitir un funcionamiento diferencial completo en las entradas X e Y. Además, se ha eliminado el requisito de que haya un atenuador de entrada para ajustar la ganancia en la entrada Y, dejando así que el usuario aproveche totalmente las propiedades de la impedancia alta de entrada de los amplificadores operacionales de entrada. De este modo, el AD532 ofrece una mayor flexibilidad tanto para el cálculo algebraico como para las aplicaciones de instrumentación del transductor.

Por último, se ha incluido un suministro para recortar bien la tensión offset de salida. Sin embargo, esta conexión es opcional, ya que el AD532 viene ya recortado de fábrica para un completo rendimiento, tal y como se describe en la lista de especificaciones.

SUSTITUCIÓN DE OTROS MULTIPLICADORES DE CIRCUITO INTEGRADO (CI)

Los diseños que actualmente existen que utilizan multiplicadores de circuitos integrados y que requieren redes externas de recorte, se pueden simplificar sustituyendo una patilla por otra del AD532, simplemente conectando a tierra las terminales X_2 , Y_2 y V_{OS} . (La terminal V_{OS} deberá estar siempre conectada a tierra cuando no se esté utilizando).

MULTIPLICACIÓN DE APLICACIONES

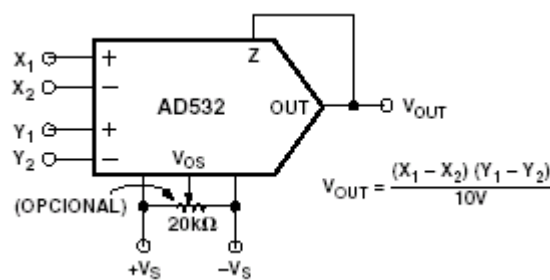


Figura 11. Conexión del multiplicador.

Para operar como un multiplicador, el AD532 debería estar conectado de la misma forma que se muestra en la figura 11. Las entradas pueden alimentarse de forma diferencial a las entradas X e Y, o a las de extremo único (*single-ended*) simplemente conectando a tierra la entrada que no está en uso. Conecte las entradas según la polaridad que desee en la salida. La terminal Z terminal está sujeta a la entrada para cerrar el bucle de realimentación alrededor del amplificador operacional (véase la figura 1). El ajuste de offset V_{OS} es opcional y se ajusta cuando las dos entradas poseen un voltaje de valor cero para obtener **zero out**, o **to buck out** otros offsets del sistema.

CUADRADO

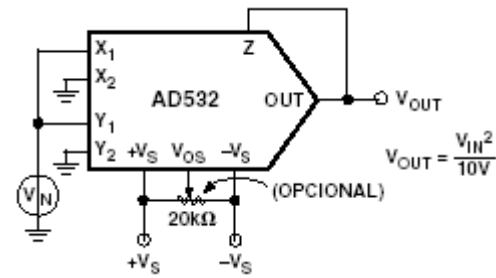


Figura 12. Conexión más cuadrada.

El circuito elevado al cuadrado de la figura 12 es una variación sencilla del multiplicador. Sin embargo, se puede utilizar la capacidad diferencial de entrada del AD532 para obtener una respuesta de salida positiva o negativa a la entrada . . . una característica útil para las aplicaciones de control, ya que puede eliminar la necesidad de un invertidor en alguna otra parte.

DIVISIÓN

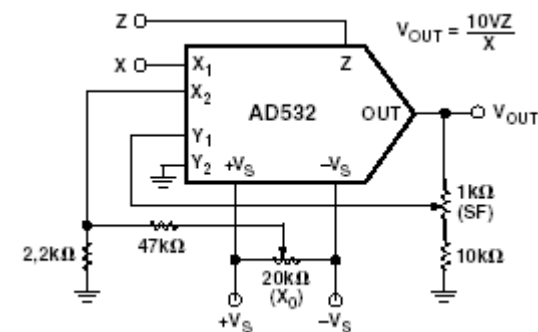


Figura 13. Conexión del divisor.

Es posible configurar el AD532 como un divisor de dos cuadrantes conectando la célula multiplicadora en el bucle de realimentación del amplificador operacional y utilizando una terminal Z como entrada de señal, tal y como se muestra en la figura 13. Sin embargo, debería tenerse en cuenta que el error de salida viene dado aproximadamente por $10 V \epsilon_m / (X_1 - X_2)$, donde ϵ_m es la especificación total de error para el modo de multiplicación, y el ancho de banda por $f_m (X_1 - X_2) / 10 V$, donde f_m es el ancho de banda del multiplicador. Además, para evitar la realimentación positiva, la entrada X queda restringida a valores negativos. Así, para las entradas de extremo único (0V a -10V), conecte la entrada a X y el *offset null* a X_2 ; para las entradas positivas de extremo único (0V a +10V), conecte la entrada a X_2 y el *offset null* a X_1 . Para un rendimiento óptimo, se recomiendan unos ajustes de ganancia (S.F) y de offset (X_0), como se muestra y se explica en la tabla 1.

Por razones prácticas, el rango útil en la entrada del denominador es de aproximadamente $500 \text{ mV} \leq |(X_1 - X_2)| \leq 10V$. El ajuste de tensión offset (V_{OS}), si se utiliza, se recorta con Z en cero y $(X_1 - X_2)$ a escala completa.

Tabla I. Procedimiento de ajuste (Divisor o Square Root)

	DIVISOR		SQUARE ROOTER	
	Con:	Ajuste para:	Con:	Ajuste para:
Ajuste	X	Z	Z	V_{OUT}
Factor de escala	-10 V	+10 V	+10 V	-10 V
X_0 (Offset)	-1 V	+0.1 V	+0.1 V	-1 V

Repetir si es necesario.

RAÍZ CUADRADA

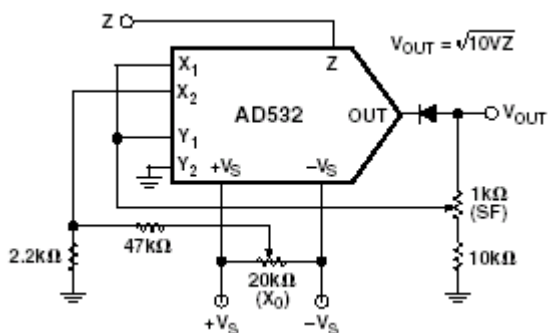


Figure 14. Square Root Connection

The connections for square root mode are shown in Figure 14. Similar to the divide mode, the multiplier cell is connected in the feedback of the op amp by connecting the output back to both the X and Y inputs. The diode D1 is connected as shown to prevent latch-up as ZIN approaches 0 volts. In this case, the VOS adjustment is made with ZIN = +0.1 V dc, adjusting VOS to obtain ≈ 1.0 V dc in the output, $V_{OUT} = \approx \sqrt{10} V Z$. For optimum performance, gain (S.F.) and offset (X0) adjustments are recommended as shown and explained in Table

DIFERENCIAS DE CUADRADOS

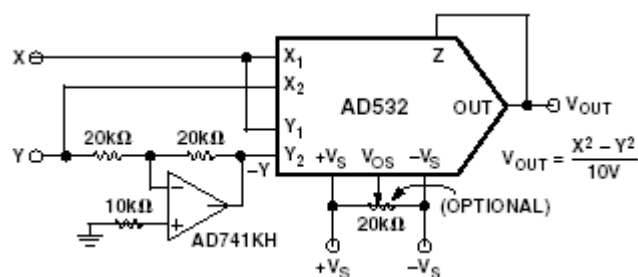


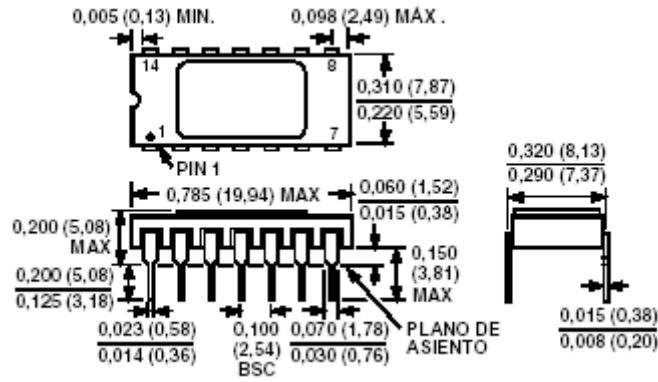
Figure 15. Differential of Squares Connection

The differential input capability of the AD532 allows for the algebraic solution of several interesting functions, such as the difference of squares, $X^2 - Y^2 / 10 V$. As shown in Figure 15, the AD532 is configured in the square mode, with a simple unity gain inverter connected between one of the signal inputs (Y) and one of the inverting input terminals ($\ominus YIN$) of the multiplier. The inverter should use precision (0.1%) resistors or be otherwise trimmed for unity gain for best accuracy.

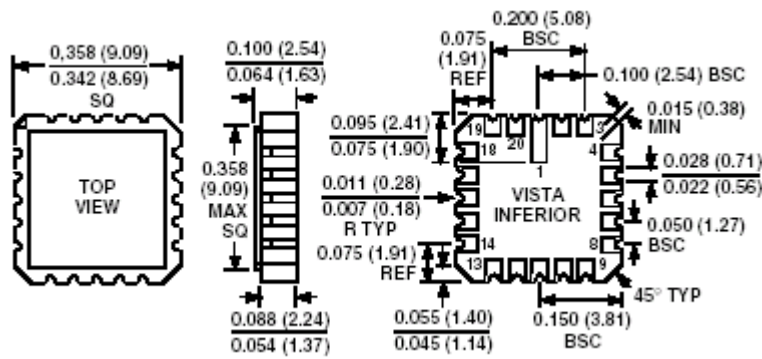
DIMENSIONES EXTERIORES

Las dimensiones se proporcionan en pulgadas y en (mm.).

DIP de soldadura lateral (D-14)



Portador de circuito sin plomo (E-20A)



LATA DE METAL (H-10A)

